



PATENT
81863.0028

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Koshiro SUGIMOTO, et al.

Serial No: 10/786,526

Filed: February 25, 2004

For: Multilayer Ceramic Capacitor And
Process For Preparing The Same

Art Unit: Not assigned

Examiner: Not assigned

TRANSMITTAL OF PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

I hereby certify that this correspondence
is being deposited with the United States
Postal Service with sufficient postage as
first class mail in an envelope addressed
to:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450, on

April 13, 2004

Date of Deposit

Rebecca Golden

Name

 April 13, 2004

Signature

Date

Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application
No. 2003-048234 which was filed February 25, 2003, and patent application
No. 2003-151139 which was filed May 28, 2003, from which priority is claimed under 35
U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that
the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: April 13, 2004

By: 

Lawrence J. McClure

Registration No. 44,228

Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 2 5 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 4 8 2 3 4
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 4 8 2 3 4]

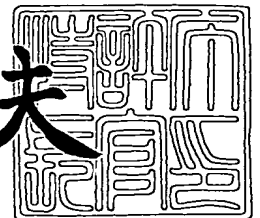
出 願 人 京セラ株式会社
Applicant(s):



2 0 0 3 年 1 2 月 1 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 28656

【あて先】 特許庁長官殿

【国際特許分類】 H01G 4/12

【発明者】

 【住所又は居所】 鹿児島県国分市山下町 1 番 4 号 京セラ株式会社総合研究所内

 【氏名】 杉本 幸史郎

【発明者】

 【住所又は居所】 鹿児島県国分市山下町 1 番 1 号 京セラ株式会社鹿児島国分工場内

 【氏名】 外山 修

【発明者】

 【住所又は居所】 鹿児島県国分市山下町 1 番 1 号 京セラ株式会社鹿児島国分工場内

 【氏名】 石嶺 浩二

【発明者】

 【住所又は居所】 鹿児島県国分市山下町 1 番 1 号 京セラ株式会社鹿児島国分工場内

 【氏名】 古本 裕一

【発明者】

 【住所又は居所】 鹿児島県国分市山下町 1 番 1 号 京セラ株式会社鹿児島国分工場内

 【氏名】 前田 学

【特許出願人】

 【識別番号】 000006633

 【住所又は居所】 京都府京都市伏見区竹田鳥羽殿町 6 番地

 【氏名又は名称】 京セラ株式会社

 【代表者】 西口 泰夫

【手数料の表示】

【予納台帳番号】 005337

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層セラミックコンデンサおよびその製法

【特許請求の範囲】

【請求項 1】 少なくとも BaTiO_3 を主成分とする主相と、粒界及び 3 重点粒界を形成する SiO_2 を主成分とする 2 次相とを含む誘電体セラミック層と、内部電極層とが交互に積層され構成された有効誘電体部と、該有効誘電体部の積層方向の上下面に重畳され、前記誘電体セラミック層と少なくとも同成分の主相および 2 次相とを含む外部カバー誘電体層と、該外部カバー誘電体層を含む前記有効誘電体部の両端面に導出した内部電極層と電氣的に接続されてなる外部電極と、を具備してなる積層セラミックコンデンサにおいて、前記外部カバー誘電体層中の主相に対する 2 次相の体積分率が、前記誘電体セラミック層の主相に対する 2 次相の体積分率よりも小さいことを特徴とする積層セラミックコンデンサ。

【請求項 2】 前記外部カバー誘電体層中の主相に対する 2 次相の体積分率が、前記誘電体セラミック層中の主相に対する 2 次相の体積分率の 60～95%であることを特徴とする請求項 1 に記載の積層セラミックコンデンサ。

【請求項 3】 有効誘電体部の厚みを t_1 、外部カバー誘電体層の厚みを t_2 としたときに、 $t_2/t_1 \geq 0.05$ の関係を満足することを特徴とする請求項 1 または 2 に記載の積層セラミックコンデンサ。

【請求項 4】 誘電体セラミック層厚みが $7\mu\text{m}$ 以下でかつ積層数が 100 以上であることを特徴とする請求項 1 乃至 3 のうちいずれか記載の積層セラミックコンデンサ。

【請求項 5】 誘電体セラミック層及び外部カバー誘電体層を構成する主相の平均粒径が $0.5\mu\text{m}$ 以下であること特徴とする請求項 1 乃至 4 のうちいずれか記載の積層セラミックコンデンサ。

【請求項 6】 少なくともガラス成分を含むセラミック原料粉末により構成され、積層された複数の第 1 誘電体グリーンシート間に内部電極パターンを介装してなる有効積層体と、該有効積層体の積層方向の上下面に重畳され、前記第 1 誘電体グリーンシートと同じガラス成分を含む第 2 誘電体グリーンシートからなる外

部カバー層により構成される積層体を形成する工程と、該積層体を切断後焼成する工程とを具備する積層セラミックコンデンサの製法において、前記第2誘電体グリーンシート中のガラス成分量が前記第1誘電体グリーンシート中のガラス成分量よりも少ないことを特徴とする積層セラミックコンデンサの製造方法。

【請求項7】 前記第2誘電体グリーンシート中のガラス成分含有量が前記第1誘電体グリーンシート中のガラス成分含有量に対して、質量比で60～95%であることを特徴とする請求項6に記載の積層セラミックコンデンサの製法。

【請求項8】 前記第1誘電体グリーンシートおよび第2誘電体グリーンシートを構成するセラミック原料粉末の平均粒径が $0.5\mu\text{m}$ 以下であること特徴とする請求項6乃至7のうちいずれか記載の積層セラミックコンデンサの製法。

【請求項9】 前記第1誘電体グリーンシートの厚みが $8\mu\text{m}$ 以下でかつ積層数が100層以上であることを特徴とする請求項6乃至8のうちいずれか記載の積層セラミックコンデンサの製法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、積層セラミックコンデンサおよびその製法に関し、特に、誘電体セラミック層と内部電極層とが交互に積層され構成された有効誘電体部と、その上下面に重畳され前記有効誘電体部を保護する外部カバー誘電体層とを具備する積層セラミックコンデンサおよびその製法に関する。

【0002】

【従来技術】

従来、積層セラミックコンデンサは図3に示すように誘電体セラミック層101と内部電極層103とが交互に配設された有効誘電体部105に対し、その上下面に外部カバー誘電体層107が形成され、さらに前記有効誘電体部105の両端面に導出された内部電極層103に電氣的に接続するための外部電極109とが附設されることにより形成されている。

【0003】

近年、電子部品の小型化高機能化に伴い、積層セラミックコンデンサでは小型

高容量化が推し進められている。このため積層セラミックコンデンサの誘電体セラミック層 101 の厚み（内部電極間距離）は $10\ \mu\text{m}$ 以下と薄層化され、誘電体セラミック層 101 及び内部電極層 103 の積層数は 100 層以上と多積層化されて製造されるようになってきている。また誘電体セラミック層 101 の薄層化に伴い、誘電体セラミック層 101 を構成する主相の平均粒径も $1\ \mu\text{m}$ 程度となり、それに使用されるセラミック原料粉末の微粒化が推し進められている。

【0004】

このような微粒のセラミック原料粉末を用いて形成される内部電極層 103 を含む有効誘電体部 105 は、内部電極層 103 の焼結温度が低いため、保護層である外部カバー誘電体層 107 に比べて焼結開始温度が低く、後に保護層である外部カバー誘電体層 107 が収縮するため、図 3 のように外部カバー誘電体層 107 の収縮量が小さい形状となっていた。

【0005】

このため、例えば下記の特許文献 1 によれば保護層である外部カバー誘電体層 107 の密度を高めることにより、外部カバー誘電体層 107 の焼結開始温度を低くさせ、この外部カバー誘電体層 107 と有効誘電体部 105 の焼成収縮差によるデラミネーションを回避する方法がとられてきた。

【0006】

【特許文献 1】

特開平 9-97733 号公報

【0007】

【発明が解決しようとする課題】

しかしながら、近年の更なる誘電体セラミック層 101 の薄層化により、セラミック原料粉末もサブミクロン以下のものが要求されるようになってきた。

【0008】

そして、セラミック原料粉末の微粒化に伴い誘電体セラミック層 101 の焼結温度の低温化が進むことから、有効誘電体部 105 よりも外部カバー誘電体層 107 の焼結がより低温から始まるようになってきた。

【0009】

このため、図4のように外部カバー誘電体層107の収縮量が大きくなり、また外部カバー誘電体層107がある程度焼結した後、有効誘電体部105が焼成収縮するため、その界面に大きな歪応力が発生し、結果として有効誘電体部105と外部カバー誘電体層107との界面間や有効誘電体部105間にデラミネーションが発生しやすくなってきた。

【0010】

従って、本発明は、薄層、高積層化された積層セラミックコンデンサにおいて、用いるセラミック原料粉末の微粒化を行っても、焼成収縮差による外部カバー誘電体層と有効誘電体部間や有効誘電体部間のデラミネーションの抑制された積層セラミックコンデンサおよびその製法を提供することを目的とする。

【0011】

【課題を解決するための手段】

上記目的を達成するため、本発明の積層セラミックコンデンサは、少なくともBaTiO₃を主成分とする主相と、粒界及び3重点粒界を形成するSiO₂を主成分とする2次相とを含む誘電体セラミック層と、内部電極層とが交互に積層され構成された有効誘電体部と、該有効誘電体部の積層方向の上下面に重畳され、前記誘電体セラミック層と少なくとも同成分の主相および2次相とを含む外部カバー誘電体層と、該外部カバー誘電体層を含む前記有効誘電体部の両端面に導出した内部電極層と電氣的に接続されてなる外部電極と、を具備してなる積層セラミックコンデンサにおいて、前記外部カバー誘電体層中の主相に対する2次相の体積分率が、前記誘電体セラミック層の主相に対する2次相の体積分率よりも小さいことを特徴とする。

【0012】

上記積層セラミックコンデンサでは、前記外部カバー誘電体層中の主相に対する2次相の体積分率が、前記誘電体セラミック層中の主相に対する2次相の体積分率の60～95%であることが望ましい。

【0013】

上記積層セラミックコンデンサでは、有効誘電体部の厚みを t_1 、外部カバー誘電体層の厚みを t_2 としたときに、 $t_2/t_1 \geq 0.05$ の関係を満足するこ

とが望ましい。

【0014】

上記積層セラミックコンデンサでは、誘電体セラミック層厚みが $7\mu\text{m}$ 以下でかつ積層数が100以上であることが望ましい。

【0015】

上記積層セラミックコンデンサでは、誘電体セラミック層及び外部カバー誘電体層を構成する主相の平均粒径が $0.5\mu\text{m}$ 以下であることが望ましい。

【0016】

本発明の積層セラミックコンデンサは、少なくともガラス成分を含むセラミック原料粉末により構成され、積層された複数の第1誘電体グリーンシート間に内部電極パターンを介装してなる有効積層体と、該有効積層体の積層方向の上下面に重畳され、前記第1誘電体グリーンシートと同じガラス成分を含む第2誘電体グリーンシートからなる外部カバー層により構成される積層体を形成する工程と、該積層体を切断後焼成する工程とを具備する積層セラミックコンデンサの製法において、前記第2誘電体グリーンシート中のガラス成分量が前記第1誘電体グリーンシート中のガラス成分量よりも少ないことを特徴とする。

【0017】

上記積層セラミックコンデンサの製法では、前記第2誘電体グリーンシート中のガラス成分含有量が前記第1誘電体グリーンシート中のガラス成分含有量に対して、質量比で60～95%であることが望ましい。

【0018】

上記積層セラミックコンデンサの製法では、前記第1誘電体グリーンシートおよび第2誘電体グリーンシートを構成するセラミック原料粉末の平均粒径が $0.5\mu\text{m}$ 以下であることが望ましい。

【0019】

上記積層セラミックコンデンサの製法では、前期第1誘電体グリーンシートの厚みが $8\mu\text{m}$ 以下でかつ積層数が100層以上であることが望ましい。

【0020】

このような構成によれば、薄層高積層化され、かつ微粒化した原料粉末を用い

て形成された積層セラミックコンデンサであっても、外部カバー誘電体層の磁器組織中の粒界および3重点粒界を形成する2次相の体積分率を、前記有効誘電体部の2次相の体積分率よりも少なくすることにより、つまり具体的には、その外部カバー誘電体層の2次相の体積分率を有効誘電体部を構成する誘電体セラミック層の60～95%とすることにより、外部カバー誘電体層の収縮開始温度を遅らせ、有効誘電体部の焼成温度に対する収縮曲線に近づけることが可能になる。

【0021】

こうして焼成収縮開始温度の違いによる有効誘電体部と外部カバー誘電体層間の界面に発生する応力を抑制して、界面の剥離及びその近傍に発生する内部電極層と誘電体セラミック層間のデラミネーションを防止できる。

【0022】

また、本発明では、有効誘電体部の厚みを t_1 、外部カバー誘電体層の厚みを t_2 としたときに、 $t_2/t_1 \geq 0.05$ の関係を満足するような外部カバー誘電体層比率を有する場合に好適に用いることができる。

【0023】

また、本発明の積層セラミックコンデンサでは、誘電体セラミック層を構成する主相の平均粒径が $0.5\mu\text{m}$ 以下であれば、内部電極層に挟まれた誘電体セラミック層の積層数が100層以上で、その誘電体セラミック層の厚みが $7\mu\text{m}$ 以下であっても好適に用いられる。

【0024】

【発明の実施の形態】

以下、本発明の積層セラミックコンデンサおよびその製法について、実施の形態を示し、その特徴とするところを詳細に説明する。

【0025】

(構造)

図1は本発明の積層セラミックコンデンサを示す概略断面図である。

【0026】

本発明の積層セラミックコンデンサは、容量発生に寄与する有効誘電体部1と、この有効誘電体部1の上下面側に配置され、容量発生に寄与しない外部カバー

誘電体層 3 と、これら有効誘電体部 1 および外部カバー誘電体層 3 の端部に形成された外部電極 5 により構成されている。

【0027】

また、有効誘電体部 1 の厚みを t_1 、外部カバー誘電体層 3 の厚みを t_2 としたときに、 $t_2 / t_1 \geq 0.05$ の関係を満足することが望ましいが、特に、その比率が 0.1 以上である場合に本発明を適用する意義を有する。

【0028】

有効誘電体部 1 は、誘電体セラミック層 7 と内部電極層 9 とが交互に積層され構成されている。

【0029】

図 2 は本発明の誘電体セラミック層あるいは外部カバー誘電体層の拡大断面図である。誘電体セラミック層 7 は、セラミック粒子からなる主相 11 と、この主相 11 の界面に形成された粒界 13 および 3 重点粒界 15 とから構成されている。

【0030】

主相 11 は、少なくとも BaTiO_3 を主成分とするものである。

【0031】

一方、粒界 13 および 3 重点粒界 15 は、 SiO_2 を主成分とする 2 次相からなる。

【0032】

外部カバー層 3 もまた、有効誘電体部 1 を構成する誘電体セラミック層 7 と同様の成分からなる主層 11、粒界 13 および 3 重点粒界 15 により構成されている。

【0033】

そして、本発明では、外部カバー誘電体層 3 中の主相に対する 2 次相の体積分率が、前記誘電体セラミック層 7 の主相に対する 2 次相の体積分率よりも少ないことが重要である。

【0034】

具体的には、前記外部カバー誘電体層 3 中の主相に対する 2 次相の体積分率が

、前記誘電体セラミック層 7 中の主相に対する 2 次相の体積分率の 60～95% であることが望ましく、特に、70～90%であることがより望ましい。このことにより誘電体セラミック層 7 間に介装された内部電極層 9 の焼成収縮による歪応力をさらに抑制してデラミネーションを抑制できる。

【0035】

また誘電体セラミック層 7 の厚みは $7\mu\text{m}$ 以下、特に、 $5\mu\text{m}$ 以下、更には、 $3\mu\text{m}$ 以下がより望ましく、積層数は 100 層以上、特に、150 層以上、更には 200 層であることが望ましい。誘電体セラミック層 7 の厚みを薄層化しかつ積層数を高めることにより積層セラミックコンデンサの静電容量を高めることができる。

【0036】

また、本発明では、誘電体セラミック層 7 及び外部カバー誘電体層 3 を構成する主相の平均粒径が $0.5\mu\text{m}$ 以下、特に、 $0.3\mu\text{m}$ 以下であることがより望ましく、このように平均粒径の小さい主相を有する誘電体セラミック層 7 と外部カバー誘電体層 3 により構成される積層セラミックコンデンサに本発明を好適に適用できる。

【0037】

一方、内部電極層 9 の厚みは、有効誘電体部 1 に対する内部電極層 9 の歪み応力の影響を低減するという理由から、 $5\mu\text{m}$ 以下、特に、 $3\mu\text{m}$ 以下、更には $2\mu\text{m}$ 以下がより望ましい。

【0038】

内部電極層 9 は、小型高容量の積層セラミックコンデンサの低コスト化を図る上で Ni、Cu、Ag、Ag-Pd などの金属のうちいずれか 1 種もしくはこれらの合金であることが望ましく、特に、主成分である BaTiO₃ との同時焼成を可能にできるという点で Ni がより望ましい。

【0039】

(製法)

次に、本発明の積層セラミックコンデンサの製法について詳述する。

【0040】

先ず、例えば BaTiO_3 系のセラミック原料粉末と、少なくとも SiO_2 を所定量含有するガラス粉末及び各種微量の添加剤を、バインダを含む分散媒に分散させてセラミックスラリを得る。

【0041】

次に、得られたスラリを公知のコーター、例えばドクターブレード等を用いてシート成形を行い、焼成後に誘電体セラミック層 7 となる第 1 誘電体グリーンシートを得る。

【0042】

また、焼成前の前記積層体を構成する外部カバー層となる、つまり、焼成後に外部カバー誘電体層 3 となる第 2 誘電体グリーンシートもまた、上記第 1 誘電体グリーンシートと同様の手順で作製される。この場合、第 2 誘電体グリーンシート中に含まれる SiO_2 を主成分とするガラス成分量が第 1 誘電体グリーンシートよりも少ないことが重要であり、具体的には、前記第 2 誘電体グリーンシート中のガラス成分量が前記第 1 誘電体グリーンシート中のガラス成分量に対して 60～95 質量%であることが望ましく、特に、70～90 質量%の範囲であることがより望ましい。このことにより外部カバー誘電体層 3 となる第 2 誘電体グリーンシートの収縮開始温度を遅らせ、有効誘電体部 1 となる第 1 誘電体グリーンシートの焼成温度に対する収縮曲線に近づけることが可能になる。

【0043】

こうして焼成収縮開始温度の違いによる有効誘電体部 1 と外部カバー誘電体層 3 間の界面に発生する応力を抑制して、界面の剥離及びその近傍に発生する内部電極層 9 と誘電体セラミック層 7 間のデラミネーションを防止できる。

【0044】

また、本発明の製法では、前記第 1 誘電体グリーンシートおよび第 2 誘電体グリーンシートを構成するセラミック原料粉末の平均粒径が $0.5 \mu\text{m}$ 以下、特に、 $0.4 \mu\text{m}$ であることがより望ましい。

【0045】

また、前期第 1 誘電体グリーンシートの厚みは $8 \mu\text{m}$ 以下、特に、 $6 \mu\text{m}$ 以下、さらには $4 \mu\text{m}$ 以下であることがより望ましい。

【0046】

また、積層数は100層以上、特に、150層以上、さらには200層以上であることがより望ましい。

【0047】

次に、前記第1誘電体グリーンシート上に、Ni、Cu、Ag、Ag-Pdなどの群から選ばれる少なくとも1種の金属粉末を含有する導電ペーストを印刷し、乾燥することにより内部電極パターンが形成された第1誘電体グリーンシートを作製する。

【0048】

また、近年の積層型電子部品の高積層化において、内部電極パターンの附設されていない部分は、内部電極パターンの厚みによる段差として積層型電子部品に多大な構造欠陥の影響を及ぼすことから、これを回避するために前記第1誘電体グリーンシートの内部電極パターンを除く部分に、この第1誘電体グリーンシートと同組成の誘電体セラミックペーストを印刷しても良い。

【0049】

次に、前記した内部電極パターンを附設した第1誘電体グリーンシートを複数枚積層して、焼成後に静電容量を発現する有効積層体を形成する。

【0050】

次に、この有効積層体の上下両面側に、外部カバー層となる第2誘電体グリーンシートを複数枚積層して熱圧着後積層体を形成する。

【0051】

次に、この積層体を所望のサイズに切断した後、個々の未焼成であるコンデンサ本体成形体を得る。

【0052】

次に、この未焼成のコンデンサ本体成形体を、所定の条件下で焼成してコンデンサ本体を得る。

【0053】

次に、図1に示すように、このコンデンサ本体の内部電極層9が導出された端面に外部電極ペーストを付着、焼付けし、外部電極の附設された積層セラミック

電子部品を得る。

【0054】

【実施例】

次に本発明における実施例を以下に示す。

【0055】

先ず、第1誘電体グリーンシート用のセラミックスラリに用いるセラミック粉末として、平均粒径が $0.3\mu\text{m}$ の BaTiO_3 粉体を用い、焼結助剤として平均粒径が $0.6\mu\text{m}$ の SiO_2 を主成分とするガラス粉末を用いた。セラミックスラリの溶媒としてトルエンとエタノールを1:1の重量比で混合した混合溶媒に、ポリビニールブチラル、可塑剤を溶解させたバインダ溶液に、 BaTiO_3 粉末とガラス粉末を所定の混合比で調整し、ボールミルにより分散させてセラミックスラリを調製した。このセラミックスラリを用いて、PET等のキャリアフィルム上にドクターブレード法で、 $3\mu\text{m}$ 、 $6\mu\text{m}$ 、 $8\mu\text{m}$ の厚みの第1誘電体グリーンシートを作製した。

【0056】

一方、第2誘電体グリーンシート用のセラミックスラリとしては、表1に示すように、上記第1誘電体グリーンシート用のセラミックスラリのガラス成分添加量に対して、60質量%～95質量%の範囲で調整し、他は上記作製方法にてセラミックスラリを作製した。作製したセラミックスラリを用いて、前記キャリアフィルム上にドクターブレード法で $10\mu\text{m}$ の外部カバー層用第2誘電体グリーンシートを作製した。

【0057】

次に、各厚みの第1誘電体グリーンシートにNiを含有する導体ペーストを塗布して内部電極パターンを形成し、内部電極パターンが形成された電極パターン付第1誘電体グリーンシートをキャリアフィルムから剥離し、これを300層積層し、その上下に各ガラス含有量の外部カバーシートを上下面に各20層積層して本発明の積層体を作製した。

【0058】

次に、この積層体を切断し、コンデンサ本体成形体を作製し、脱脂処理後、還

元雰囲気にて焼成を行いコンデンサ本体を得た。各第1誘電体グリーンシートおよび第2誘電体グリーンシートの組み合わせを表1に示した。

【0059】

次に、このコンデンサ本体の両端面に外部電極ペーストを塗布し、焼き付けて外部電極を形成し、縦3.2mm×横2.5mmサイズの積層セラミックコンデンサを作製した。

【0060】

誘電体セラミック層および外部カバー誘電体層を構成する磁器組成の評価として磁器組織の電子顕微鏡の観察を行い、主相であるBaTiO₃を含む粒子と2次相である粒界及び3重点粒界の体積比率の差を求めた。なお、この場合、誘電体セラミック層および外部カバー誘電体層を構成する主相の平均粒径は0.5μmであった。

【0061】

また構造欠陥の評価として、積層セラミックコンデンサ100個中に発生するデラミネーションの発生率を求めた。また積層セラミックコンデンサの信頼性の評価として、85℃、64Vでの300個の48時間後の故障率、及び温度差280℃での半田耐熱衝撃試験を行い100個中のクラック発生率を求めた。

【0062】

一方、比較例として、第1誘電体グリーンシートおよび第2誘電体グリーンシート中に含まれるガラス成分含有量がそれぞれ等しい誘電体グリーンシートを用いて、同様の積層セラミックコンデンサを作製し、同様の評価を行った。以上の結果を本発明の結果とともに表1に示した。

【0063】

【表 1】

試料No	第1誘電体 グリーンの厚 み μm	グリーンシート中のガラス 成分含有率		第2/第1 比率	誘電体磁器組成中の2次 相の体積分率		第2/第1 比率	高温負荷試 験故障率	デラミネーション発生率	
		第1	第2		第1	第2			焼成後	半田耐熱衝 撃試験後
		質量%	質量%	%	体積%	体積%	%	%	%	%
1	3	1.5	1.05	70	3.98	2.79	70	0	0	0
2	3	1.5	1.2	80	3.98	3.18	80	0	0	0
3	3	1.5	1.35	90	3.98	3.58	90	0	0	0
4	5	1.5	0.9	60	3.98	2.39	60	0	1	2
5	5	1.5	1.05	70	3.98	2.79	70	0	0	0
6	5	1.5	1.2	80	3.98	3.18	80	0	0	0
7	5	1.5	1.35	90	3.98	3.58	90	0	0	0
8	5	1.5	1.42	95	3.98	3.79	95	0	1	0
*9	5	1.5	1.5	100	3.98	3.98	100	0.3	98	11
10	8	1.5	1.05	70	3.98	2.79	70	0	0	0

*印は本発明の範囲外の試料を示す。

【0064】

表1の結果から明らかなように、外部カバー誘電体層を構成する磁器組成中の SiO_2 を主成分とする2次相の体積分率が、有効誘電体部を構成する誘電体セ

ラミック層の2次相の体積分率よりも少ない試料No. 1～8、10では、外部カバー誘電体層と有効誘電体部間に発生する焼成開始温度の差に起因する応力による剥離または有効誘電体部間に発生するデラミネーションが焼成後で1%以下、半田耐熱衝撃試験後に2%以下、高温負荷試験故障率が0%であった。

【0065】

特に、上記比率を60%～90%とした試料No. 1～3、5～7、および10では、焼成後および半田耐熱衝撃試験後のそれぞれの段階におけるデラミネーション発生がなかった。

【0066】

一方、比較のため外部カバー誘電体層および誘電体セラミック層を同じ磁器組成で作製した試料No. 9では、焼成後において全ての積層セラミックコンデンサの外部カバー誘電体層と誘電体セラミック層との界面にデラミネーションが発生していた。

【0067】

【発明の効果】

以上詳述したように、本発明の積層セラミックコンデンサおよびその製法によれば、外部カバー誘電体層の磁器組成中の SiO_2 を主成分とする2次相の体積分率を、誘電体有効層の2次相の体積分率よりも少なくすることにより、誘電体セラミック層を構成する主相に微粒子を用いた場合においても、デラミネーションの無い積層セラミックコンデンサを得ることができる。

【図面の簡単な説明】

【図1】

本発明の積層セラミックコンデンサを示す概略断面図である。

【図2】

本発明の誘電体セラミック層あるいは外部カバー誘電体層の拡大断面図である。

【図3】

外部カバー誘電体層が有効誘電体部に比較して収縮した従来の積層セラミックコンデンサを示す概略断面図である。

【図 4】

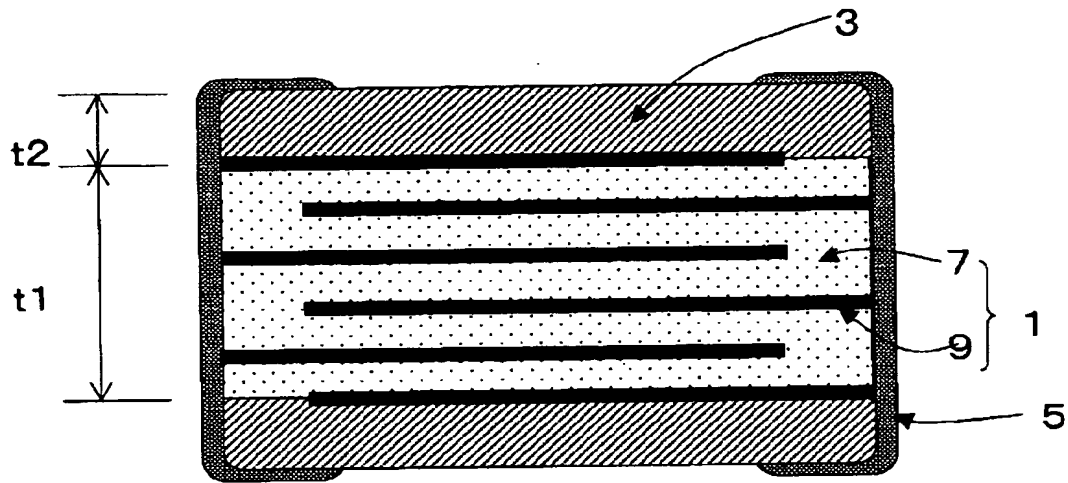
有効誘電体部が外部カバー誘電体層に比較して収縮した従来の積層セラミックコンデンサを示す概略断面図である。

【符号の説明】

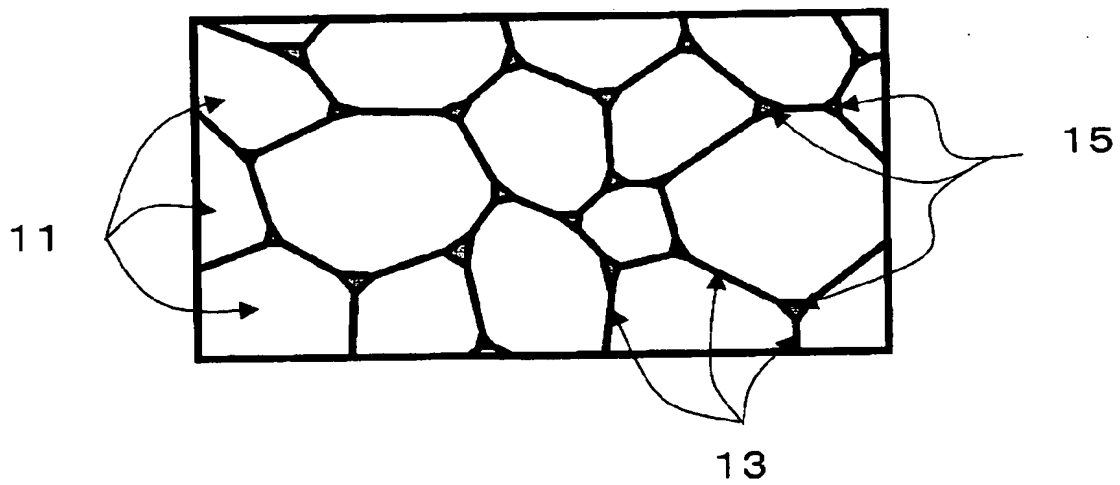
- 1 有効誘電体部
- 3 外部カバー誘電体層
- 5 外部電極
- 7 誘電体セラミック層
- 9 内部電極層
- 1 1 主相
- 1 3 粒界
- 1 5 3 重点粒界

【書類名】 図面

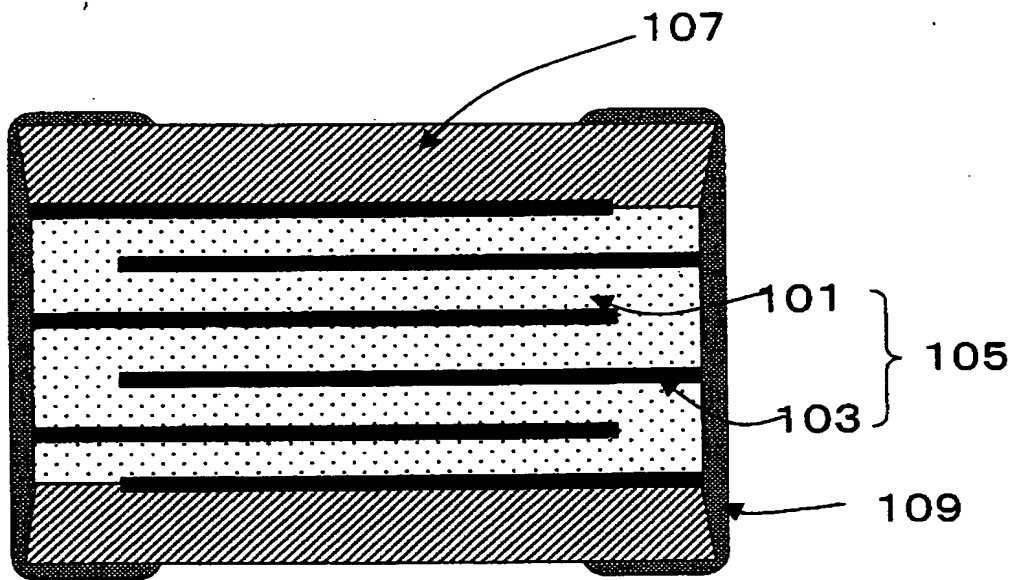
【図 1】



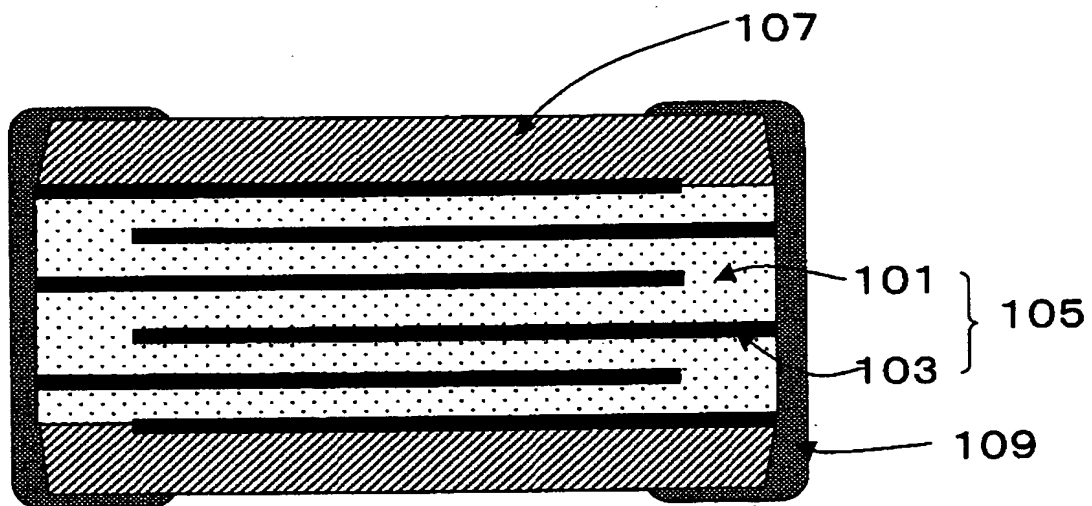
【図 2】



【図 3】



【図 4】



【書類名】 要約書**【要約】**

【課題】 本発明は、薄層、高積層化された積層セラミックコンデンサにおいて、用いるセラミック原料粉末の微粒化を行っても、焼成収縮差による外部カバー誘電体層と有効誘電体部間や有効誘電体部間のデラミネーションの無い積層セラミックコンデンサおよびその製法を提供する

【解決手段】 積層セラミックコンデンサを構成する外部カバー誘電体層中の SiO_2 を主成分とする 2 次相の体積分率が、有効誘電体部を構成する誘電体セラミック層中の SiO_2 を主成分とする 2 次相の体積分率よりも少ない。

【選択図】 図 2

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 4 8 2 3 4
受付番号	5 0 3 0 0 3 0 4 1 9 5
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 5 年 2 月 2 6 日

< 認定情報・付加情報 >

【提出日】	平成15年 2月25日
-------	-------------

次頁無

特願 2 0 0 3 - 0 4 8 2 3 4

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 6 6 3 3]

1 . 変更年月日

1 9 9 0 年 8 月 1 0 日

[変更理由]

新規登録

住 所

京都府京都市山科区東野北井ノ上町 5 番地の 2 2

氏 名

京セラ株式会社

2 . 変更年月日

1 9 9 8 年 8 月 2 1 日

[変更理由]

住所変更

住 所

京都府京都市伏見区竹田鳥羽殿町 6 番地

氏 名

京セラ株式会社